

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-266030

(43)Date of publication of application : 28.09.1999

(51)Int.Cl.

H01L 31/04

H01L 21/205

H01L 29/786

H01L 21/336

(21)Application number : 10-066854

(71)Applicant : CANON INC

(22)Date of filing : 17.03.1998

(72)Inventor : SAITO KEISHI
SANO MASAFUMI

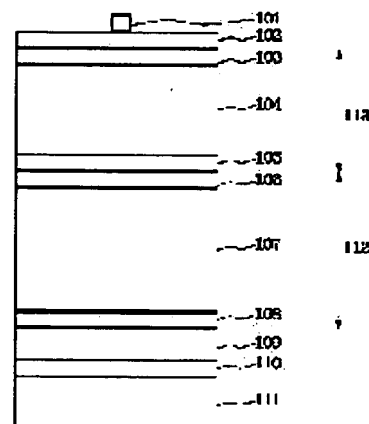
(54) SEMICONDUCTOR ELEMENT AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the strain for increasing the photoelectric conversion efficiency, by providing a region mixed with fine crystal grains different particle diameter in a semiconductor element.

SOLUTION: A reflection layer 110 made of metals such as Al, Cu, Ag₂ etc., a reflection augmented layer 109 made of metallic oxides such as zinc oxide, indium oxide, tin oxide, etc., are formed on a conductive substrate made of metals such as stainless steel or an insulating substrate made of glass, etc.

Next, i type semiconductor layer (a layer having a second electrical characteristics) 107, p type or n type semiconductor layer (a layer having a third electrical characteristics) 106 are formed on n type or p type semiconductor layer (a layer having a first electrical characteristics) 108 of a bottom photoelectromotive element 112. Next, an n type or p type semiconductor layer 105, an i type semiconductor layer 104 of a top photoelectromotive element 113 are deposited. Finally, a transparent electrode 102 such as ITO, etc., and a grid (collector electrode) 101 are deposited on a p type or n type semiconductor layer 103. Besides, the fine crystal is preferably in slender columnar shape in the charge shifting direction.



LEGAL STATUS

[Date of request for examination]

11.04.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-266030

(43) 公開日 平成11年(1999) 9月28日

(51) Int.Cl. ⁸	識別記号	F I	
H 0 1 L 31/04		H 0 1 L 31/04	B
21/205		21/205	
29/786		29/78	6 1 8 A
21/336			6 1 8 Z
審査請求 未請求 請求項の数12 O L (全 15 頁)			

(21) 出願番号 特願平10-66854

(22) 出願日 平成10年(1998) 3月17日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 斉藤 恵志

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(72) 発明者 佐野 政史

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

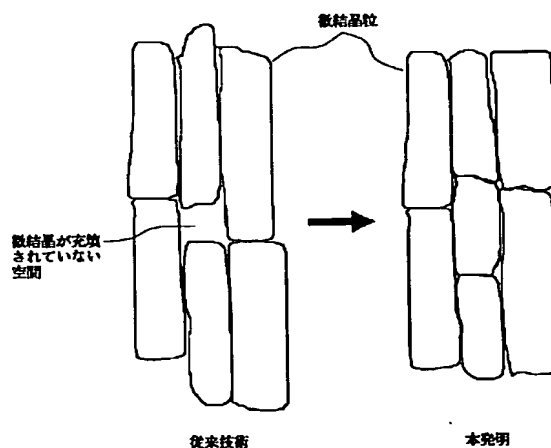
(74) 代理人 弁理士 丸島 儀一

(54) 【発明の名称】 半導体素子、及び半導体素子の製造方法

(57) 【要約】

【課題】 半導体層の歪みを小さくするとともに半導体接合の不連続性を改善し、半導体素子の特性、耐久性、耐熱性を向上する。

【解決手段】 微結晶半導体を有する半導体素子において、結晶粒径の異なる微結晶粒を混在させることにより半導体層を形成し、微結晶粒内に半導体接合を設ける。



【特許請求の範囲】

【請求項1】 微結晶半導体を有する半導体素子において、異なる粒径の微結晶粒が混在している領域を有することを特徴とする半導体素子。

【請求項2】 前記微結晶半導体がシリコン原子を含有する請求項1又は2に記載の半導体素子。

【請求項3】 前記微結晶半導体がゲルマニウム原子を含有する請求項1記載の半導体素子。

【請求項4】 前記微結晶半導体が水素原子を含有する請求項1～3のいずれかに記載の半導体素子。

【請求項5】 前記微結晶半導体がハロゲン原子を含有する請求項1～4のいずれかに記載の半導体素子。

【請求項6】 前記微結晶粒の形状が柱状である請求項1～5のいずれかに記載の半導体素子。

【請求項7】 前記微結晶粒内に半導体接合を有する請求項1～6のいずれかに記載の半導体素子。

【請求項8】 第1の電気特性を有する半導体層と第2の電気特性を有する半導体層と第3の電気特性を有する半導体層とが順に積層されている半導体素子において、該半導体層の少なくとも1層は異なる粒径の微結晶粒が混在している半導体層であることを特徴とする半導体素子。

【請求項9】 前記第1の電気特性を有する半導体層の少なくとも一部と前記第2の電気特性を有する半導体層の少なくとも一部とにまたがって微結晶粒が存在することを特徴とする請求項8記載の半導体素子。

【請求項10】 前記第1の電気特性を有する半導体層と前記第3の電気特性を有する半導体層の一方がp型半導体層、他方がn型半導体層であり、前記第2の電気特性を有する半導体層がi型半導体層である請求項8又は9に記載の半導体素子。

【請求項11】 気相中でプラズマを生起させて原料ガスを分解することにより基体上に微結晶からなる半導体層を形成する工程を有する半導体素子の製造方法であって、前記プラズマに投入する電力を周期的に変化させることにより、大きさの異なる微結晶粒が混在している半導体層を形成することを特徴とする半導体素子の製造方法。

【請求項12】 気相中でプラズマを生起させて原料ガスを分解することにより基体上に微結晶からなる半導体層を形成する工程を有する半導体素子の製造方法であって、前記原料ガス中に定期的にハロゲン含有ガスを添加することによって、大きさの異なる微結晶粒が混在している半導体層を形成することを特徴とする半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体素子及びその製造方法に関し、特に光起電力素子や薄膜トランジスタ等の機能性半導体素子及びその製造方法に関する。

【0002】

【従来の技術】 微結晶シリコン半導体は、1979年に発表されている(S. USUI and M. KIKUCHI "PROPERTIES OF HEAVILY DOPED GD-Si WITH LOW RESISTIVITY" Journal of Non-e-Crystalline Solids 34 (1979) 1-11)。この論文にはグロー放電法で燐をドーブした低抵抗な微結晶シリコン半導体が堆積できたことが記載されている。

【0003】 同様のことが、A. MATSUDA, S. YAMASAKI et al., "Electrical and Structural Properties of Phosphorous-Doped Glow-Discharge Si:F:H and Si:H Films" Japanese Journal of Applied Physics Vol. 19, No. 6, JUNE, 1980 pp. L305-L308にも記載されている。

【0004】 また、ホウ素をドーピングしたアモルファスと微結晶シリコンの混合系の特性が、A. MATSUDA, M. MATSUMURA et al., "Boron Doping of Hydrogenated Silicon Thin Films" Japanese Journal of Applied Physics Vol. 20, No. 3, MARCH, 1981 pp. L183-L186に記載されている。

【0005】 更に、アモルファスと微結晶の混合した系の構造については、A. MATSUDA, T. YOSHIDA et al., "Structural Study on Amorphous-Microcrystalline Mixed-Phase Si:H Films" Japanese Journal of Applied Physics Vol. 20, No. 6, JUNE, 1981 pp. L439-L442に記載されている。

【0006】 しかしながら、これらのアモルファスと微結晶シリコンの混合層を太陽電池等の半導体素子に適用する可能性についてはこれまでに示唆されているものの、現実に応用するには至っていない。

【0007】 微結晶シリコン半導体を使用した太陽電池については、USP4600801 "FULUORINATED P-DOPED MICROCRYSTALLINE SILICON SEMICONDUCTOR ALLOY MATERIAL"、USP4609771 "TANDEM JUNCTION SOLAR CELL DEVICES INCORPORATING IMPROVED MICROCRYSTALLINE P-DOPED SEMICONDUCTOR"

TOR ALLOY MATERIAL”、USP4 775425 “P AND N-TYPE MICRO CRYSTALLINE SEMICONDUCTOR ALLOY MATERIAL INCLUDING BAND GAP WIDENING ELEMENTS, DEVICES UTILIZING SAME”等に記載されている。しかしながら、これらに記載されている微結晶シリコン半導体は、アモルファスのi型半導体層を用いたpin構造の太陽電池のp型半導体層またはn型半導体層に使用するものであった。

【0008】一方、近年、微結晶シリコンをi型半導体層に用いた太陽電池の論文発表がなされてきている。例えば、“ON THE WAY TOWARDS HIGH EFFICIENCY THIN FILM SILICON SOLAR CELLS BY THE MICROMORPH CONCEPT” J. Meier, P. Torres et. al. Mat. Res. Soc. Symp. Proc. Vol. 420 (1996) p. 3等に記載されている。しかしながら、該論文の筆者等も認識しているように、微結晶シリコンをi型半導体層に用いたシングル構造の太陽電池では初期光電変換効率が7.7%であり、同様の構成でアモルファスシリコンを用いた太陽電池よりも低いものであった。

【0009】

【発明が解決しようとする課題】本発明者は、上記微結晶シリコン半導体をi型半導体層に用いた太陽電池の変換効率が、同様の構成のアモルファスシリコン太陽電池の変換効率よりも低い原因を鋭意検討した。特に、透過電子顕微鏡とX線回折のデータを解析した。その結果、比較的大きな微結晶粒間には構造的な歪みが集中しやすく、欠陥が多く存在することが明らかとなった。これらの欠陥は、光励起自由電荷の走行性（移動度）を小さくすると共に寿命を短くして、半導体素子の特性を低下させてしまう。また、n型半導体層やp型半導体層とi型半導体層との界面にも原因があることを解明した。すなわちn型半導体層とi型半導体層との界面近傍及びp型半導体層とi型半導体層との界面近傍に欠陥準位が多くあって、これらが再結合中心として働いていることを本発明者は見出した。該再結合中心の存在は、i型半導体層中の光励起自由電荷の数や走行性の低下を招く。その結果、太陽電池の開放電圧（Voc）、短絡電流（Jsc）、形状因子（フィルファクター：FF）が低下する。また、太陽電池のシリーズ抵抗の増加や、シャント抵抗の低下の原因になる。これらのために太陽電池の変換効率が低下する。

【0010】更に、前記界面近傍の欠陥準位が多くなっている原因を透過電子顕微鏡と2次イオン質量分析器とを組み合わせ検討したところ、n型半導体層とi型半導体層又はp型半導体層とi型半導体層が不連続に積層

されていることを本発明者は見出した。即ち、前記界面近傍の欠陥準位が多くなっている原因は、n型半導体層とi型半導体層又はp型半導体層とi型半導体層が不連続に積層されていることであると推定される。

【0011】また、通常の半導体素子を大気環境下に放置した場合に、空気中の分子（水、酸素、窒素、窒素酸化物、硫黄化合物等）やそれに含まれる元素が半導体素子内に拡散することによって半導体素子特性が低下することがある。同様に、太陽電池等の半導体素子を他の物質（封止材）で封止した場合に、封止材中に含まれる化学物質（酢酸等）が半導体素子内に拡散することによって、半導体素子の素子特性が低下することがある。特に、半導体接合（n型半導体層とi型半導体層との接合、p型半導体層とi型半導体層との接合等）部分で各層が不連続に積層されている場合に、界面欠陥に前記拡散物質がトラップされて半導体特性が低下してしまう。

【0012】本発明は、上記問題点を解決し、太陽電池に代表される光電変換素子の光電変換効率を向上させることを目的とする。

【0013】また、本発明は、微結晶粒子間の欠陥を減少させるとともに、半導体接合部分での不連続性を解消することにより、半導体特性の優れた半導体素子を提供することを目的とする。

【0014】加えて、本発明は、半導体素子の耐熱性、耐久性を向上させることを目的とする。

【0015】

【課題を解決するための手段】本発明は、微結晶半導体を有する半導体素子において、異なる粒径の微結晶粒が混在している領域を有することを特徴とする半導体素子である。

【0016】また、本発明は、第1の電気特性を有する半導体層と第2の電気特性を有する半導体層と第3の電気特性を有する半導体層とが順に積層されている半導体素子において、該半導体層の少なくとも1層は異なる粒径の微結晶粒が混在している半導体層であることを特徴とする半導体素子である。

【0017】さらに、本発明は、気相中でプラズマを生起させて原料ガスを分解することにより基体上に微結晶からなる半導体層を形成する工程を有する半導体素子の製造方法であって、前記プラズマに投入する電力を周期的に変化させることにより、大きさの異なる微結晶粒が混在している半導体層を形成することを特徴とする半導体素子の製造方法である。

【0018】加えて、本発明は、気相中でプラズマを生起させて原料ガスを分解することにより基体上に微結晶が混在している半導体層を形成する工程を有する半導体素子の製造方法であって、前記原料ガス中に定期的にハロゲン含有ガスを添加することによって、大きさの異なる微結晶粒からなる半導体層を形成することを特徴とする半導体素子の製造方法である。

【0019】

【発明の実施の形態】本発明者は前記問題点を解決するために鋭意検討を行った。その結果、微結晶半導体を有する半導体素子において、半導体層中に異なる結晶粒径の微結晶粒を混在させること及び半導体接合を微結晶粒内に有することが前記問題点を解決する上で効果的であることを見出した。本発明における「異なる粒径の微結晶粒が混在している半導体層」とは、異なる粒径を有する微結晶粒が各々規則性を持たずほぼランダムに分布している半導体層をいう。また、異なる粒径の微結晶粒が混在していることは、X線回折の(220)ピークの半値幅から算出した平均結晶粒径と透過型電子顕微鏡の暗視野像から求めた平均結晶粒径とが50Å以上異なっていることから確認している。該半導体素子においては、異なる結晶粒径の微結晶粒を混在させることによって、同一の結晶粒径の微結晶粒で3次元空間(半導体層)を充填する場合よりも歪みを小さくすることができる。その結果、微結晶半導体層中での光励起自由電荷の走行性(移動度)を大きくすると共に電荷の寿命を延ばすことができる。また、該半導体素子においては、互いに電気特性の異なる2つの半導体層の少なくとも一部(例えば、n型半導体層の一部とi型半導体層の一部、またはp型半導体層の一部とi型半導体層の一部)が、それぞれの層間の界面近傍で同一の微結晶粒内に形成されている。言い換えると、該半導体素子においては、微結晶粒が2つの半導体層にまたがって存在する。このようにして微結晶粒内にp/i、n/i等の半導体接合を形成することによって、界面近傍の欠陥準位を極端に減少させることが出来る。その結果、太陽電池の開放電圧(Voc)、短絡電流(Jsc)、形状因子(FF)が低下することを防止することが出来る。また、太陽電池のシリーズ抵抗が増加しシャント抵抗が低下したりすることを防止することが出来る。その結果、太陽電池の変換効率を向上させることができる。

【0020】また、微結晶粒内に半導体接合を形成することにより半導体素子の耐熱性を向上させることができる。

【0021】加えて、微結晶粒内に半導体接合を形成することにより、半導体接合部分での層界面の不連続性を解消し、半導体素子の特性を向上させることができる。

【0022】例えば、微結晶粒内に半導体接合を形成することにより、従来の半導体接合を有する半導体素子よりも半導体接合の空乏層が広がる。その結果、従来の半導体接合よりも整流特性が向上し、且つ逆バイアスを印加した場合の暗電流も低く押さえることができる。

【0023】以下、本発明の半導体素子として光起電力素子を例にとり、図面を用いて説明する。

【0024】図1に本発明の半導体素子の一例である光起電力素子の層構成の一例を示す。この光起電力素子は、基板(ステンレス等の金属からなる導電性基板又は

ガラス等からなる絶縁性基板)111上に、Al、Cu、Ag等の金属等からなる反射層110、酸化亜鉛、酸化インジウム、酸化錫等の金属酸化物等からなる反射増加層109、ボトム光起電力素子112のn型又はp型半導体層(第1の電気特性を有する層)108、i型半導体層(第2の電気特性を有する層)107、p型又はn型半導体層(第3の電気特性を有する層)106、トップ光起電力素子113のn型又はp型半導体層105、i型半導体層104、p型又はn型半導体層103、そしてITO等の透明電極102及びグリッド(集電電極)101から構成されている。この光起電力素子において、ボトム光起電力素子のi型半導体層は微結晶シリコン半導体から構成されている。

【0025】図1の反射増加層109、第1の電気特性を有する層108と第2の電気特性を有する層107を拡大したものを、図3～図5に示す。

【0026】図3は反射増加層301のほぼ直上から微結晶半導体層302、305が成長している例である。第1の電気特性を有する半導体層は直線303の下の部分305である。第2の電気特性を有する半導体層は直線303の上の部分302である。図4は反射増加層401上にアモルファス半導体層404が例えば数100Å堆積し、その上に微結晶半導体層402、405が成長している例である。第1の電気特性を有する半導体層は直線403の下の部分405である。第2の電気特性を有する半導体層は直線403の上の部分402である。図5は、反射増加層501上に微結晶半導体層504が例えば数100Å以下堆積し、その上に微結晶半導体層502、505が成長している例である。第1の電気特性を有する半導体層は直線503の下の部分505である。第2の電気特性を有する半導体層は直線503の上の部分502である。いずれの例でも、微結晶粒内に半導体接合が存在する。微結晶粒内に半導体接合を有する微結晶の形状は、透過電子顕微鏡で観察した場合に柱状に見える形状であることが好ましい。微結晶粒内に半導体接合を有する微結晶内の電気特性を変化させる添加物の含有量は、例えば第1の電気特性を有する半導体層内で厚さ方向に変化させるのも好ましい形態の一つである。

【0027】図6は従来の半導体素子の微結晶半導体層と本発明の半導体素子の微結晶半導体層との差異を示す模式的な部分断面図である。従来の半導体素子の微結晶半導体層では、微結晶粒の粒径が揃っていたために、微結晶半導体層中に微結晶粒が充填されていない欠陥の多いアモルファス層が存在していた。一方、本発明の半導体素子の微結晶半導体層は、異なる結晶系の微結晶粒からなるため、微結晶粒が充填されていない空間は実質的に存在しない。その結果、本発明の半導体素子の微結晶半導体層における電荷の移動度及び寿命は従来と比べて大きなものとなる。

【0028】図2に本発明の半導体素子の一例としての光起電力素子を作成するための堆積膜形成装置の例を示す。該堆積膜形成装置は、ロードチャンバー201、微結晶シリコンi型半導体層堆積用チャンバー202、シリコン半導体層(i型半導体層、p型半導体層、n型半導体層)堆積用RFチャンバー203、微結晶シリコンゲルマニウムi型半導体層堆積用チャンバー204、そしてアンロードチャンバー220から構成されている。ロードチャンバーには不図示のレーザーアニーリング用のヒーターと、不図示のレーザーからレーザーを半導体層に照射するための窓222が配置されている。

【0029】各原料ガスが混合しないように、各チャンバーはゲートバルブ206、207、208、209によって分離されている。微結晶シリコンi型半導体層堆積用チャンバー202は、基板加熱用のヒーター211及びプラズマCVD室210から構成されている。RFチャンバー203は、n型半導体層堆積用ヒーター212とn型半導体層堆積用の堆積室215、i型半導体層堆積用ヒーター213とi型半導体層堆積用の堆積室216、p型半導体層堆積用ヒーター214とp型半導体層堆積用の堆積室217を有している。微結晶シリコンゲルマニウムi型半導体層堆積用チャンバー204はヒーター218とプラズマCVD室219を有している。基板は基板ホルダー221に取り付けられレール220上を外部から駆動されるローラーによって移動する。プラズマCVD室210と219では微結晶を堆積する。微結晶半導体を堆積するには、マイクロ波プラズマCVD法又はVHFプラズマCVD法が好適に用いられるが、RFプラズマCVD法を用いることもできる。

【0030】本発明の半導体素子の一例である光起電力素子は、例えば、以下のようにして形成される。

【0031】まず、反射層110、反射増加層109を形成したSUS基板111を基板ホルダー221にセットし、ロードチャンバー201内でレール220上にセットする。該ロードチャンバー201を数mTorr(1Torr=133Pa)以下の真空度に排気する。ゲートバルブ206と207を開け基板ホルダーをチャンバー203のn型半導体層堆積室215に移動する。各ゲートバルブを閉じ、所望の原料ガスでn型半導体層108を所望の層厚になるように堆積する。十分に排気した後、基板ホルダーをロードチャンバー201に移動する。基板温度が400℃になるように不図示の加熱ヒーターで加熱し、基板温度が一定になった後、不図示のXeClレーザーでn型半導体層108を結晶化する。レーザー照射時のロードチャンバー内の内圧は10-3Torr以下の真空度に維持する。基板ホルダーを微結晶シリコンi型半導体層堆積用チャンバー202に移動し、ゲートバルブ206、207を閉じる。ヒーター211で基板を所望の基板温度に加熱し、所望の原料ガスを必要量導入し、所望の真空度にし、所定のマイクロ波

エネルギー又はVHFエネルギーを堆積室210へ導入し、プラズマを発生させてn型半導体層108上に微結晶シリコンi型半導体層107を所望の層厚になるように堆積する。この時n型半導体層108上にi型半導体層107がエピタキシャル成長するように、n型半導体層108を水素プラズマ処理した後連続してi型半導体層107を堆積したり、i型半導体層107の堆積時の基板温度をn型半導体層堆積時108の基板温度よりも高くすることが好ましい方法である。

【0032】続いて、チャンバー202を十分に排気し、ゲートバルブ207を開けて基板ホルダー221をチャンバー202からチャンバー203へ移動する。基板ホルダー221をチャンバー203のp型半導体層堆積室217に移動して、ヒーター214によって基板を所望の温度に加熱する。p型半導体層堆積用の原料ガスを所望の流量で堆積室217に供給し、堆積室217を所望の真空度に維持しつつ堆積室217にRFエネルギーを導入する。そしてp型半導体層106を所望の層厚になるように堆積する。p型半導体層106堆積後、該堆積室217を十分に排気し、基板ホルダー227を同じチャンバー203内のn型半導体層堆積室215に移動する。前記n型半導体層108と同様にしてp型半導体層106上にn型半導体層105を堆積する。該堆積室215を十分に排気し、基板ホルダー221をi型半導体層堆積室216へ移動する。ヒーター213により基板を所定の温度に加熱する。i型半導体層堆積用の原料ガスを所望の流量で堆積室216に供給し、堆積室216室内の圧力を所望の圧力に維持して、所望のRFエネルギーを導入する。それにより、n型半導体層105上にi型半導体層104を所望の膜厚になるように堆積する。次に、堆積室216を十分に排気し、基板ホルダー221を堆積室216から堆積室217に移動して、前記p型半導体層106と同様にして、該i型半導体層104上にp型半導体層103を堆積する。前記と同様にして堆積室217を十分に排気した後、ゲートバルブ208、209を開け、半導体層を堆積した基板をセットした基板ホルダー221をアンロード室205へ移動する。ゲートバルブを全て閉じ、アンロードチャンバー205に窒素ガスを導入して基板を所望の温度に冷却する。その後アンロードチャンバー205の取り出しバルブを開けて基板ホルダー221を取り出す。不図示の透明電極堆積用の蒸着器を用いて、前記p型半導体層103上に透明電極102を所望の層厚になるように堆積する。また同様にして不図示の蒸着器を用いて、該透明電極102上に集電電極101を堆積する。

【0033】なお、微結晶i型半導体層107をシリコンではなくシリコンゲルマニウムを用いて形成する場合には、チャンバー202ではなくチャンバー204を用いればよい。

【0034】また、半導体接合を微結晶粒内に有する半

導体系子は、以下のようにして形成することも出来る。

【0035】(1) 結晶性の第1電気特性を有する半導体層(ドーピング半導体層)を形成し、それに続いて第2の電気特性を有する微結晶半導体層(何もドーピングしていない微結晶半導体層、または第1のドーピング半導体層とは異なる電気特性を有する微結晶半導体層)を原料ガス等を微結晶が連続的に成長する条件で変化させて堆積することによって、微結晶粒内に半導体接合を形成する。

【0036】(2) 第1の電気特性を有する結晶性半導体層を形成し、該半導体層上に第2の電気特性を有する微結晶又はアモルファスの半導体層を形成し、該両半導体層の融点以下の温度でアニーリングすることによって微結晶粒内に半導体接合を形成する。

【0037】(3) 第1の電気特性を有する結晶性の半導体層を形成し、該半導体層上に水素プラズマ処理を施すことによって該第1の電気特性を有する微結晶半導体層の表面を清浄化し、それに続いて第2の電気特性を有する微結晶半導体層を、該第1の電気特性を有する微結晶半導体層上にエピタキシャル成長させることによって、微結晶粒内に半導体接合を形成する。

【0038】(4) 第1の電気特性を有するアモルファス又は結晶性の半導体層を形成し、該半導体層上に第2の電気特性を有するアモルファス又は微結晶の半導体層を堆積し、その後エキシマレーザーで再結晶させること(レーザーアニーリング)によって、微結晶粒内に半導体接合を形成する。

【0039】エキシマレーザーで再結晶する場合のレーザーのエネルギー密度としては、 $200\text{ mJ}/\text{cm}^2 \sim 800\text{ mJ}/\text{cm}^2$ が好ましい。レーザーアニーリングする際の、第1の半導体層と第2の半導体層の合計の層厚は $100\text{ Å} \sim 700\text{ Å}$ が好ましい。再結晶させた後、第2の電気特性を有する半導体上に該半導体層と同じ電気特性を有する半導体層をエピタキシャル成長させることによって第2の電気特性を有する半導体層の層厚を厚くすることができる。また、レーザーアニーリングする場合には、雰囲気温度を高くする方が望ましく、具体的には $100 \sim 800^\circ\text{C}$ にすることが好ましい。特に支持体(基板)としてステンレス薄膜、ガラス等の耐熱性の低い支持体を使う場合には、雰囲気温度を $100 \sim 600^\circ\text{C}$ にすることが好ましい。レーザーアニーリングに適したレーザーとしては、ArF(波長: 193 nm)、KrF(波長: 248 nm)、XeCl(波長: 308 nm)、XeF(波長: 351 nm)が挙げられる。シリコン系半導体層をアニーリングする場合には、XeCl(波長: 308 nm)が特に好ましい。

【0040】(5) 第1の電気特性の結晶性の半導体を形成し、該半導体に不純物(ドーパント)をイオンインプラントレーションすることによって、同一半導体中に半導体接合を形成することができる。

【0041】この場合、イオンインプラントレーションした後、 $100 \sim 800^\circ\text{C}$ の範囲で熱アニーリングすることが好ましい。

【0042】本発明は、p/i、n/i接合といった一方の層がドーピングされていない半導体接合のみならず、n/p接合等の互いに逆の電気特性を有する半導体接合や、n/n、p/p等の互いの電気特性が同種であっても厳密には異なる半導体接合にも同様に適用できる。

【0043】粒径の異なる微結晶粒からなる微結晶半導体層は、例えば以下のようにして形成することができる。

【0044】(1) 原料ガスを水素で大量希釈しながら微結晶半導体層を堆積している過程で、定期的にプラズマに投入する電力を変化させる。

【0045】このようにすることによって、半導体層の成長表面の結晶が成長しにくいところで、活性な水素により結晶成長が促進する。その結果、半導体層は粒径の互いに異なる微結晶粒で充填される。

【0046】投入電力は、変化させる前の1、1倍以上2倍以下を最大値として変化させることが好ましい。2倍を超えて変化させると、半導体の成長表面に与える影響が大きくなり、欠陥準位が増加するおそれがある。

【0047】(2) 原料ガスに定期的にハロゲン含有ガスを添加しながら微結晶半導体層を堆積する。

【0048】このようにすることによって、結晶の成長しにくい半導体層の成長表面を活性化することができ、結晶成長が促進する。その結果、半導体層は粒径の互いに異なる微結晶粒で充填される。

【0049】ハロゲン含有ガスを添加する際には、ハロゲンを含有していない原料ガスの0.2倍以上0.9倍以下の割合(体積濃度)で添加することが好ましい。ハロゲン含有ガスの添加量がこの範囲を超えると、プラズマが不安定になり、所望の半導体膜が得られなくなるおそれがある。

【0050】上記微結晶粒内の半導体接合に隣接する半導体層(第1の電気特性を有する半導体層、及び第2の電気特性を有する半導体層)は、後処理によって結晶化する場合には堆積時にはアモルファスでも結晶性のものでも良い。後処理による結晶化を行わない場合には堆積時に結晶性である必要がある。堆積時に結晶性にする場合には、微結晶半導体とすることが好ましい。

【0051】微結晶粒の平均結晶粒径は、X線回折の(220)ピークの半値幅からScherrerの式を用いて計算したものが $100\text{ Å} \sim 1000\text{ Å}$ となるようにすることが好ましい。また、透過型電子顕微鏡の暗視野像から求めた場合には $100\text{ Å} \sim 10\text{ }\mu\text{m}$ となるようにすることが好ましい。なお、透過型電子顕微鏡を用いて柱状微結晶の平均結晶粒径を求める場合、長軸と短軸との相乗平均が上記範囲内にあることが好ましい。

【0052】また、微結晶半導体中に含有されるアモルファスの割合は、ラマンスペクトルで見た場合に、アモルファスに関するピークと結晶に関するピークとの比が70%以下であるものが望ましい。平均結晶粒径が100Åよりも小さいと、結晶粒界にアモルファスが多く存在するようになり、光劣化しやすくなり易い。また、結晶粒径が小さいと電子や正孔の移動度や寿命が小さくなり、半導体としての特性が低下するおそれがある。一方、Scherrerの式を用いて計算した平均結晶粒径が1000Åよりも大きくなると、結晶粒界の緩和が十分に進まず、結晶粒界に未結合手等の欠陥が生じ、該欠陥が電子や正孔の再結合中心として働き、その結果微結晶半導体の特性が低下するおそれがある。また、微結晶の形状としては、電荷の移動方向にそって細長い形状(柱状)が好ましい。加えて、本発明の微結晶半導体層中に含有される水素原子またはハロゲン原子の割合は30%以下が望ましい。

【0053】本発明の半導体素子中の半導体層としては、p型半導体層、n型半導体層等のドーピング層、i型半導体層、等が挙げられる。

【0054】ドーピング層は、光起電力素子に適用する場合には、素子の特性を左右する重要な層であり、i型半導体層は、光入射によってキャリアを発生・輸送する重要な層である。

【0055】本発明の半導体素子に好適に適用できるアモルファス半導体材料、微結晶半導体材料、多結晶半導体材料としては、例えば、 $a-Si:H$ 、 $a-Si:HX$ 、 $a-SiC:H$ 、 $a-SiC:HX$ 、 $a-SiGe:H$ 、 $a-SiGeC:H$ 、 $a-SiO:H$ 、 $a-SiN:H$ 、 $a-SiON:HX$ 、 $a-SiOCN:H$ 、 $\mu c-Si:H$ 、 $\mu c-SiC:H$ 、 $\mu c-Si:HX$ 、 $\mu c-SiC:HX$ 、 $\mu c-SiGe:H$ 、 $\mu c-SiO:H$ 、 $\mu c-SiGeC:H$ 、 $\mu c-SiN:H$ 、 $\mu c-SiON:HX$ 、 $\mu c-SiOCN:HX$ 、 $poly-Si:H$ 、 $poly-Si:HX$ 、 $poly-SiC:H$ 、 $poly-SiC:HX$ 、 $poly-SiGe:H$ 、 $poly-Si$ 、 $poly-SiC$ 、 $poly-SiGe$ 等が好適に用いられる。なお、Xはハロゲンである。

【0056】これらの材料をドーピング層に適用する場合には、p型の価電子制御剤(周期率表の第III族原子:B、Al、Ga、In、Tl)やn型の価電子制御剤(周期率表の第V族原子:P、As、Sb、Bi)を高濃度で添加することが好ましい。p型半導体層への第III族原子の添加量およびn型半導体層への第V族原子の添加量は0.1~50atm%が好適である。

【0057】また、p型半導体層またはn型半導体層に含有される水素原子(H、D)及び/又はハロゲン原子(F、Cl等)は、p型半導体層またはn型半導体層の未結合手を補償する働きをし、p型半導体層またはn型

半導体層のドーピング効率を向上させる。p型半導体層またはn型半導体層へ添加される水素原子及び/又はハロゲン原子の添加量は0.1~40atm%とすることが好ましい。特に、p型半導体層またはn型半導体層が結晶性の場合、水素原子及び/又はハロゲン原子の添加量は0.1~8atm%とすることが好ましい。

【0058】また、本発明の半導体素子の半導体層は、p型半導体層/i型半導体層、n型半導体層/i型半導体層の各界面近傍で水素原子(H、D)及び/又はハロゲン原子(F、Cl等)の含有量が多くなっているものが好ましい。該界面近傍での水素原子または/及びハロゲン原子の含有量は、p型半導体層又はn型半導体層ではバルク内の含有量の1.1~2倍の範囲が好ましく、i型半導体層ではバルク領域での含有量の1.1~2倍の範囲が好ましい範囲として挙げられる。このようにp型半導体層/i型半導体層、n型半導体層/i型半導体層の各界面近傍で水素原子またはハロゲン原子の含有量を多くすることによって、該界面近傍の欠陥準位や機械的歪みを減少することができ、本発明の半導体素子の特性を向上することができる。特に光起電力素子に適用した場合、光起電力や光電流を増加させることができる。

【0059】また、SiC、SiGe等の多元系(合金系)の半導体層を用いる場合、シリコン原子の含有量の変化に対応して水素原子及び/又はハロゲン原子の含有量が増加していることが好ましいものである。該半導体層は、バンドギャップに対応して、バンドギャップの狭いところで水素原子及び/又はハロゲン原子の含有量が少なくなっている。なお、シリコン原子の含有量が最小のところでの水素原子及び/又はハロゲン原子の含有量は1~10atm%が好ましい範囲で、水素原子及び/又はハロゲン原子の含有量が最大である領域の0.3~0.8倍とすることが好ましい。

【0060】メカニズムの詳細については不明ではあるが、シリコン原子とゲルマニウム原子を含有する合金系半導体を堆積する際に、シリコン原子とゲルマニウム原子のイオン化率の違いによってそれぞれの原子が獲得する電磁波エネルギーに差が生じ、その結果合金系半導体においては水素含有量及び/又はハロゲン含有量が少なくても十分に緩和が進み良質な合金系半導体が得られるものと考えられる。

【0061】本発明の半導体素子を光起電力素子に適用した場合のp型半導体層及びn型半導体層の電気特性としては、活性化エネルギーが0.2eV以下のものが好ましく、0.1eV以下のものが最適である。また、比抵抗としては100Ωcm以下が好ましく、1Ωcm以下が最適である。さらに、p型半導体層及びn型半導体層の層厚は1~50nmが好ましく、3~10nmが最適である。

【0062】また、光入射側のp型半導体層またはn型半導体層には、光吸収の少ない結晶性の半導体層かバン

ドギャップの広い非晶質半導体層が適している。

【0063】本発明の半導体素子において、i型半導体層としては、わずかにp型或いはn型となっている半導体層（実質的にi型の半導体層）も使用できるものである（p型になるかn型になるかは、テールステイト等の固有欠陥の分布による）。

【0064】本発明の半導体素子を光起電力素子に適用する場合のi型半導体層としては、バンドギャップが均一な半導体の他に、シリコン原子とゲルマニウム原子とを含有し、i型半導体層の層厚方向にバンドギャップがなめらかに変化し、バンドギャップの極小値がi型半導体層の中央の位置よりp型半導体層とi型半導体層の界面方向に片寄っているものも適している。また、該i型半導体層中にドナーとなる価電子制御剤とアクセプターとなる価電子制御剤とが同時にドーピングされているものも適したものとして挙げられる。

【0065】また、i型半導体層のバンドギャップはp型半導体層/i型半導体層、n型半導体層/i型半導体層の各界面方向で広くなるように設計することが好ましいものである。このように設計することによって、光起電力素子の光起電力、光電流を大きくすることができ、更に長時間使用した場合の光劣化等を防止することができる。

【0066】i型半導体層の好適な層厚は、光起電力素子の場合その構造（例えばシングルセル、タンデムセル、トリプルセル）及びi型半導体層のバンドギャップに大きく依存するが、0.7～30.0μmが好適な層厚として挙げられる。

【0067】次に、本発明の半導体素子の半導体層を堆積する好適な方法としては、RFプラズマCVD法、VHFプラズマCVD法、マイクロ波プラズマCVD法が挙げられる。RF及びVHFの周波数としては、1MHz～300MHzが好ましい範囲である。RFの場合は13.56MHz近傍の周波数が最適であり、VHFの場合は105MHz近傍の周波数が最適である。マイクロ波の周波数としては、0.5GHz～10GHzが好ましい範囲である。

【0068】特に微結晶シリコンを堆積する場合には、その堆積速度は使用する電磁波に依存し、同一の投入エネルギーでは周波数が高い方が堆積速度が速くなるので、周波数の高い電磁波を用いることが好ましい。

【0069】本発明の半導体素子の半導体層の堆積に適した原料ガスとしては、シリコン原子を含有するガス化し得る化合物からなるガス、ゲルマニウム原子を含有するガス化し得る化合物からなるガス、炭素原子を含有するガス化し得る化合物からなるガス、及びこれらの化合物の混合ガス等を挙げることができる。

【0070】具体的なシリコン原子を含有するガス化し得る化合物としては、SiH₄、Si₂H₆、Si₃H₈、SiF₄、SiHF₃、SiH₂F₂、SiH₃F、SiH₂Cl₂、SiHCl₃、SiCl₄、SiD₄、SiHD₃、SiH₂D₂、SiH₃D、SiD₃F、SiD₂F₂、SiHD₂、Si₂H₃D₂等のシラン系化合物が好適なものとして挙げられる。

【0071】また、具体的なゲルマニウム原子を含有するガス化し得る化合物としては、GeH₄、GeF₄、GeHF₃、GeH₂F₂、GeH₃F、GeHCl₃、GeH₂Cl₂、GeH₃Cl、GeHD₃、GeH₂D₂、GeH₃D、GeD₄、Ge₂H₆、Ge₂D₆等のゲルマン系化合物が好適なものとして挙げられる。

【0072】さらに、具体的な炭素原子を含有するガス化し得る化合物としては、CH₄等のC_nH_{2n+2}（nは整数）で表される化合物、C₂H₂等のC_nH_{2n}（nは整数）で表される化合物、CD₄、C₂H₄、CO₂、CO等が好適なものとして挙げられる。

【0073】また、上記原料ガスは、窒素原子を含有する気体、あるいは酸素原子を含有する気体を含んでいても良い。

【0074】窒素原子を含有する気体としては、N₂、NH₃、ND₃、NO、NO₂、N₂Oが挙げられる。

【0075】酸素を含有する気体としては、O₂、CO、CO₂、NO、NO₂、N₂O、CH₃CH₂OH、C₂H₅OH等が挙げられる。

【0076】また、前記ガス化し得る化合物をH₂、He、Ne、Ar、Xe、Kr等のガスで適宜希釈して堆積室に導入しても良い。

【0077】特に、本発明の微結晶半導体層を堆積する場合には、これらの原料ガスを水素ガスやヘリウムガス等で希釈することが、良好な微結晶半導体を形成する上で好ましい。水素ガスでの希釈率は10倍以上が好ましいものである。特に好ましい希釈率の範囲は10倍から100倍の範囲である。希釈率が小さい場合には微結晶が形成されにくく、アモルファスが形成されやすい。一方、希釈率を高くしすぎた場合には、微結晶の堆積速度が小さくなりすぎて実用上問題が生じやすい。

【0078】特に、微結晶半導体やa-SiC:H等の光吸収が少ないバンドギャップの広い半導体層を堆積する場合は、水素ガス等で2～100倍に原料ガスを希釈し、導入するRFパワー、VHFパワー、又はマイクロ波パワーは比較的高くすることが好ましい。

【0079】p型半導体層又はn型半導体層を堆積する場合には、価電子制御のために夫々の原料ガスに価電子制御剤（周期率表の第Ⅲ族原子又は第Ⅴ族原子）を含む化合物を添加することが好ましい。

【0080】第Ⅲ族原子導入用の化合物として有効に使用されるものとしては、ホウ素原子導入用として、B₂H₆、B₄H₁₀、B₅H₉、B₃H₈、B₆H₁₀、B₁₀H₁₂、B₁₀H₁₄等の水素化ホウ素、BF₃、BCl₃等のハロゲン化ホウ素等を挙げることができる。この他に、ホウ素以外の第Ⅲ族原子導入用化合物として、Al

Cl₃、GaCl₃、InCl₃、TlCl₃等も挙げることができる。これらの化合物の中では、特にB₂H₆、BF₃が適している。

【0081】第V族原子導入用の化合物として有効に使用されるものとしては、燐原子導入用として、PH₃、P₂H₄等の水素化燐、PH₃I、PF₃、PF₅、PCl₃、PCl₅、PBr₃、PBr₅、PI₃等のハロゲン化燐が挙げられる。この他に、燐以外の第V族原子導入用化合物として、AsH₃、AsF₃、AsCl₃、AsBr₃、AsF₅、SbH₃、SbF₃、SbF₅、SbCl₃、SbCl₅、BiH₃、BiCl₃、BiBr₃等も挙げることができる。これらの化合物の中では、特にPH₃、PF₃が適している。

【0082】前記RFプラズマCVD法で半導体層を堆積する場合、堆積室内の基板温度は、100～350℃、内圧は、0.1～10Torr、RFパワーは、0.01～5.0W/cm²、堆積速度は、0.1～30Å/secが好適な条件として挙げられる。また、RFプラズマCVD法で半導体層を堆積する場合、容量結合型のRFプラズマCVD法が適している。

【0083】マイクロ波プラズマCVD法で半導体層を堆積する場合、堆積室内の基板温度は100～400℃、内圧は0.5～30mTorr、マイクロ波パワーは0.01～1W/cm²が好ましい範囲として挙げられる。マイクロ波プラズマCVD法で半導体層を堆積する場合用いるマイクロ波プラズマCVD装置としては、堆積室に誘電体窓（アルミナセラミックス等）を介して導波管でマイクロ波を導入する方式のものが適している。

【0084】本発明に適した微結晶半導体層を堆積するための基板温度は100～500℃である。特に堆積速度を大きくする場合には基板温度は比較的高い温度にすることが望ましいものである。本発明の微結晶半導体層を堆積するときのチャンバー内の真空度としては1mTorr～1Torrが好適な範囲として挙げられる。特にマイクロ波プラズマCVD法で微結晶半導体層を堆積する場合には真空度は1mTorr～10mTorrが好ましい。

【0085】本発明の微結晶半導体層を堆積する場合のチャンバーへの投入パワーとしては0.01～10W/cm²の範囲が好適な範囲として挙げられる。また原料ガスの流量と投入パワーの関係で示すと、堆積速度が投入パワーに依存するパワーリミテッドの領域が適している。

【0086】更に、本発明の微結晶半導体層の堆積には、基板と電力投入用の電極間距離が重要な因子である。本発明に適した微結晶層を得るには電極間距離を10mm～50mmとすることが好ましい。

【0087】上述した堆積膜形成方法により形成したシリコン原子またはゲルマニウム原子を含有するi型半導

体層は、堆積速度を5nm/sec以上に上げてても価電子帯側のテイルステイトが少ないものであって、テイルステイトの傾きは60meV以下であり、且つ電子スピン共鳴(esr)による未結合手の密度は10¹⁷/cm³以下である。

【0088】以下実施例にもとづいて本発明を詳細に説明する。もちろん、本発明は以下の実施例に限定されるものではない。

【0089】

【実施例】＜実施例1＞本実施例では図2に示す堆積膜形成装置を使用して光起電力素子を作成した。それぞれの半導体層の堆積条件を表1に示す。なお、本実施例を含む全ての実施例及び比較例において、電極などの部材の形成方法は定法に従って行なった。ボトム的光起電力素子を堆積する際には、投入電力を表1記載の数値とその1.5倍の数値との間で6秒周期で変化させた。また、本発明の同一微結晶半導体内に半導体接合を有する微結晶半導体は、ボトム的光起電力素子のn型半導体層n1とi型半導体層i1との間に適用した。n型半導体層堆積n1後に、ロードチャンバー内で表2に示す条件でエキシマレーザーをn型半導体層n1に照射して、n型半導体層n1を結晶化した。その後VHFプラズマCVD法でi型半導体層i1をn型半導体層n1上に連続堆積した。

【0090】＜比較例1＞実施例1との比較用の光起電力素子として、投入電力を表1記載の数値で一定とする点とn型半導体層n1上をエキシマレーザーで処理しない点以外は実施例1と同様にして、光起電力素子を作成した。

【0091】＜実施例1と比較例1との比較＞このようにして形成した光起電力素子の特性をWACOM(株)製のWXS-130S-20Tを光源として使用して測定、評価した。光源のスペクトルはAM1.5で光強度は1sunとした。その結果を比較例1を1とする相対値で表3に示す。実施例1の光起電力素子は比較例1の素子と比較して良好な光起電力特性を示した。また、実施例1の光起電力素子は比較例1の素子と比較してシリーズ抵抗は低く、シャント抵抗は大きいものであった。

【0092】また、実施例1及び比較例1と同じ条件で、光起電力素子をそれぞれ100個ずつ作成した。これらの光起電力素子を温度85℃、湿度85%で酢酸を含有する雰囲気中2000時間放置した。その後光起電力特性を測定した。実施例1の光起電力素子は、比較例1の素子と比較して、100個の光起電力素子の特性のばらつきは非常に小さいものであった。即ち、本発明の光起電力素子は耐環境性(耐久性)が非常に高いものであった。

【0093】これらの光起電力素子について、透過電子顕微鏡で断面を観察したところ、実施例1の光起電力素子では、n型半導体層とi型半導体層の境界と思われる

領域が、層厚方向の長さが2000～4000Åの微結晶粒で構成されていることが確認された。また2次イオン質量分析によって、該微結晶粒の基板より不純物（ドーパント）が局在化していることが確認された。

【0094】また、電子顕微鏡による暗視野像から、実施例1のボトムの光起電力素子の半導体層には、大きさの異なる微結晶粒が分布していることが確認された。一方、比較例1のボトムの光起電力素子の半導体層には、大きさの均一な微結晶粒が分布していることが確認された。

【0095】＜実施例2＞実施例1と同様に図2の堆積膜形成装置を使用して、表4に示す堆積膜形成条件で光起電力素子を作成した。n型半導体層n1は、表5に示す条件でエキシマレーザーを照射して実施例1同様結晶化させた。その上に、水素ガスをマイクロ波プラズマで活性化し、SiF₄と反応させることにより半導体層を堆積させるいわゆるHRCVD法で、ボトムのi型半導体層i1を堆積した。ボトムの光起電力素子のi型半導体層i1を堆積する際に、マイクロ波エネルギーを表4記載の数値とその1.3倍の数値との間で6秒周期で変化させた。

【0096】＜比較例2＞i型半導体層i1を堆積する際にマイクロ波エネルギーを表4記載の数値で一定にする点とn型半導体層n1をレーザー処理をしない点以外は実施例2と同様にして光起電力素子を作成した。

【0097】＜実施例2と比較例2との比較＞これらの光起電力素子について実施例1、比較例1と同様にして光起電力素子特性を測定した。その結果を、比較例2を1とした相対値で表6に示す。実施例2の光起電力素子は比較例2の素子と比較して優れた光起電力特性を示した。

【0098】また、これらの光起電力素子について電子顕微鏡にて断面を観察するとともに、2次イオン質量分析によって不純物量を測定した。その結果、実施例2の光起電力素子では、n型半導体層とi型半導体層の一部は同一の微結晶粒内に形成されていることが確認された。該微結晶粒の形状は柱状で、層厚方向の長さが3000Å有り、層厚と垂直な方向の長さは300Åであった。

【0099】さらに、これらの光起電力素子について透過電子顕微鏡の暗視野像を観察したところ、比較例2の光起電力素子では微結晶粒で充填されていない空間が観察されたが、実施例2では互いに粒径の異なる微結晶によって空間が充填されていた。

【0100】＜実施例3＞実施例1においてn型半導体層n1をレーザーで結晶化させてその上にi型半導体層i1を積層する方法にかえて、n型半導体層n1堆積後に、i型半導体層堆積用チャンバー202で、表7に示す水素プラズマ処理を行い、放電を切ることなしにi型半導体層形成用の原料ガスを添加して、i型半導体層i

1を堆積した。その他は実施例1と同様にして光起電力素子を形成した。

【0101】＜実施例3と比較例1との比較＞実施例3の光起電力素子の光起電力特性を、実施例1と同様にして評価した。その結果を比較例1を1とする相対値で表8に示す。

【0102】第8表から明らかなように、実施例3の光起電力素子は優れた光起電力特性を示した。

【0103】＜実施例4＞図2に示す堆積膜形成装置を使用して、表9に示す堆積膜形成条件で光起電力素子を形成した。微結晶のi型半導体層（i0層）を堆積した後、不図示のイオンインプラント装置で図10に示す条件で磷原子をi0層に打ち込み、アニーリングして磷原子を半導体中で活性化した。i0層堆積時に、シランガスの50%のSiF₄ガスを10回/分の割合で1回あたり1秒間添加した。

【0104】＜実施例4と比較例1との比較＞実施例4の光起電力素子の光起電力特性を、実施例1と同様にして評価した。その結果を比較例1を1とする相対値で表11に示す。

【0105】表11から明らかなように、実施例4の光起電力素子は優れた光起電力特性を示した。

【0106】実施例4の光起電力素子について電子顕微鏡にて断面を観察したところ、i0層は3000Åの層厚方向全てにわたって単一の微結晶粒が形成されていることが確認された。また2次イオン質量分析によって打ち込まれた磷原子が基板側にのみ分布していること、即ち、単一の微結晶粒内に半導体接合が形成されていることが確認された。

【0107】また、透過電子顕微鏡の暗視野像を観察し、且つX線回折を測定した。比較例1の光起電力素子について、X線回折の（220）ピークの半値幅から平均結晶粒径を計算したところ、約200Åであった。また、比較例1の光起電力素子について、透過電子顕微鏡の暗視野像から平均結晶粒径を計算したところ、約200Åであった。一方、実施例4の光起電力素子について、X線回折の（220）ピークの半値幅から平均結晶粒径を計算したところ、約250Åであった。また、実施例4の光起電力素子について、透過電子顕微鏡の暗視野像から測定した平均粒径約750Åであった。X線回折から計算した平均粒径と透過電子顕微鏡の平均粒径との違いの差は、実施例4の微結晶半導体層中に粒径の異なる微結晶が存在することを示している。

【0108】＜実施例5＞図2に示す堆積膜形成装置を使用して、表12に示す堆積膜形成条件で光起電力素子を形成した。同一微結晶粒内に半導体接合を有する微結晶半導体は、ボトムの光起電力素子のn型半導体層n1とi型半導体層i1との間に適用した。n型半導体層n1堆積後に、ロードチャンバーで表2に示す条件でエキシマレーザーをn型半導体層n1に照射して、n型半導

体層n1を結晶化させた。その後VHFプラズマCVD法でi型半導体i1層をn型半導体層n0上に連続堆積した。i型半導体層i1堆積時にはVHFの投入パワーを表12に示す数値とその2倍の数値との間で3秒周期で変化させた。

【0109】＜比較例3＞実施例5との比較用の光起電力素子として、n型半導体層上をエキシマレーザーで処理していない点とVHFパワーを表12記載の数値で一定とする点以外は実施例5と同様にして光起電力素子を作成した。

【0110】＜実施例5と比較例3との比較＞これらの光起電力素子について実施例1、比較例1と同様にして光起電力素子特性を測定した。その結果を、比較例3を1とした相対値で表13に示す。実施例5の光起電力素子は比較例3の素子と比較して優れた光起電力特性を示した。また実施例5の光起電力素子は比較例3の素子と比較してシリーズ抵抗は低く、シャント抵抗は大きいものであった。

【0111】また、実施例5及び比較例3と同じ条件で、光起電力素子をそれぞれ100個づつ作成した。これらの光起電力素子を温度85℃、湿度85%の雰囲気中2000時間放置した。その後光起電力特性を測定した。実施例5の光起電力素子は、比較例3の素子と比較して、100個の光起電力素子の特性のばらつきは非常に小さいものであった。即ち、本発明の光起電力素子は耐環境性（耐久性）が非常に高いものであった。

【0112】これらの光起電力素子について、透過電子顕微鏡で断面を観察したところ、実施例5の光起電力素子では、n型半導体層とi型半導体層との境界と思われる領域が、膜厚方向の長さが2000～5000Åの微結晶粒で構成されていることが確認された。また2次イオン質量分析によって、該微結晶粒の基板より不純物（ドーパント）が局在化していることが確認された。

【0113】＜実施例6＞n型半導体層を積層した後、

n型半導体層の結晶化と同様のレーザー照射条件すなわち表2に示す条件でp型半導体層にエキシマレーザー光を照射したこと以外は実施例1と同様にして光起電力素子を作成した。該照射により、i型半導体層とp型半導体層の間にも微結晶粒内に半導体接合を有する微結晶層を形成した。

【0114】＜実施例6と実施例1、比較例1との比較＞実施例6の光起電力素子について実施例1と同様にして評価した。その結果を比較例1を1とした相対値で表14に示す。本実施例の光起電力素子は比較例1の素子や実施例1の素子と比較して良好な特性を示した。

【0115】本実施例の光起電力素子について、透過電子顕微鏡と2次イオン質量分析器を使用して同一微結晶粒内に半導体接合が形成されているかどうか確認した。その結果、n型半導体層とi型半導体層とを同一微結晶粒内に有し且つi型半導体層とp型半導体層とを同一微結晶粒内に有することが確認された。

【0116】以上よりn型半導体層とi型半導体層とを同一微結晶粒内に有し且つi型半導体層とp型半導体層とを同一微結晶粒内に有する光起電力素子が最も良好な特性を有することが確認された。

【0117】実施例6の光起電力素子及び比較例1の光起電力素子を各々100個作成して、温度85℃、湿度95%でかつ窒素酸化雰囲気中でAM1.5、100mW/cm²の光を照射しながら3000時間放置した。本実施例の光起電力素子は、比較例1の光起電力素子よりも特性変化の割合が少なかった。

【0118】また、実施例6の光起電力素子と比較例1の素子について逆バイアスを2V印加した場合の、電流値を測定比較した。その結果実施例6の光起電力素子は比較例1の素子と比べて、電流値が約1桁低いものであった。

【0119】

表 1
【表1】

		ガ ス				電力密度 (W/cm ²)		真空度 mTorr	堆積速度 Å/s	基板温度 ℃	層厚 Å
		SiH ₄	H ₂	PH ₃ (2% _{H₂})	BF ₃ (2% _{H₂})	RF	VHF				
ボトム	n1	2	48	0.5		0.0382		1300	1	225	200
	i1	25	750				0.15	300	1	300	15500
	p1	0.025	35		1	1.15		2000	1	165	50
トップ	n2	2	48	0.5		0.0382		1300	1	225	100
	i2	2	48			0.0382		1150	1	200	3000
	p2	0.025	35		1	1.15		2000	1	165	50

【0120】

【表2】

表 2

エキシマレーザー	波 長	出 力	真空度
	nm	mJ/cm ²	Torr
XeCl	308	500	1.E-05

【0121】

表 3 【表3】

	開放電圧	短絡電流	形状因子	変換効率
比較例 1	1	1	1	1
実施例 1	1.021	1.001	1.032	1.055

【0122】

表 4 【表4】

	ガ ス					電力密度 (W/cm ²)			真空度 mTorr	堆積速度 Å/s	基板温度 ℃	層厚 Å
	SiH ₄	SiF ₄	H ₂	PH ₃ (2XH ₂)	BF ₃ (2XH ₂)	RF	VHF	MW				
ボトム	n1	2	48	0.5		0.0382			1300	1	225	200
	i1		100	350				0.62	250	20	250	20000
	p1	0.025	35		1	1.15			2000	1	165	50
トップ	n2	2	48	0.5		0.0382			1300	1	225	100
	i2	2	48			0.0382			1150	1	200	3500
	p2	0.025	35		1	1.15			2000	1	165	50

【0123】

表 5 【表5】

エキシマレーザー	波 長	出 力	真空度
	nm	mJ/cm ²	Torr
XeCl	308	600	1.E-05

【0124】

表 6 【表6】

	開放電圧	短絡電流	形状因子	変換効率
比較例 2	1	1	1	1
実施例 2	1.032	1.01	1.022	1.065

【0125】

表 7 【表7】

水素流量 sccm	電流密度 W/cm ²	真空度 Torr	基板温度 ℃
100	0.1	0.5	300

【0126】

【表8】

表 8

	開放電圧	短絡電流	形状因子	変換効率
比較例 1	1	1	1	1
実施例 3	1.03	1.02	1.02	1.07

【0127】

表 9 ^{【表9】}

	ガ ス				電力密度 (W/cm ²)		真空度 mTorr	堆積速度 Å/s	基板温度 ℃	層厚 Å
	SiH ₄	H ₂	PH ₃ (2% _{H₂})	BF ₃ (2% _{H₂})	RF	VHF				
ボトム	i0	25	750			0.12	300	1	250	3000
	i1	25	750			0.12	300	1	350	16000
	p1	0.025	35	1	1.15		2000	1	165	50
トップ	n2	2	48	0.5	0.0382		1300	1	225	100
	i2	2	48		0.0382		1150	1	200	3000
	p2	0.025	35	1	1.15		2000	1	165	50

【0128】

表 10 ^{【表10】}

添加量 1/cm ²	真空度 Torr	基板温度 ℃	アニーリング温度 ℃
1.E + 20	1E - 07	300	600

【0129】

表 11 ^{【表11】}

	開放電圧	短絡電流	形状因子	変換効率
比較例 1	1	1	1	1
実施例 4	1.03	1.01	1.03	1.07

【0130】

表 12 ^{【表12】}

	ガ ス					電力密度 (W/cm ²)		真空度 mTorr	堆積速度 Å/s	基板温度 ℃	層厚 Å
	SiH ₄	GeH ₄	H ₂	PH ₃ (2% _{H₂})	BF ₃ (2% _{H₂})	RF	VHF				
ボトム	n1	1	1	48	0.5	0.0382		1300	1	225	200
	i1	12	12	800			0.17	200	1	300	10000
	p1	0.025		35	1	1.15		2000	1	165	50
トップ	n2	2		48	0.5	0.0382		1300	1	225	100
	i2	2		48		0.0382		1150	1	200	3000
	p2	0.025		35	1	1.15		2000	1	165	50

【0131】

【表13】

表 13

	開放電圧	短絡電流	形状因子	変換効率
比較例3	1	1	1	1
実施例5	1.012	1.03	1.03	1.074

【0132】

表 14

	開放電圧	短絡電流	形状因子	変換効率
比較例1	1	1	1	1
実施例1	1.021	1.001	1.032	1.055
実施例6	1.032	1.02	1.04	1.095

【0133】

【発明の効果】異なる結晶粒径の微結晶粒を混在させることによって、同一の結晶粒径の微結晶粒で3次元空間（半導体層）を充填する場合よりも歪みを小さくすることができる。その結果、微結晶半導体層中での光励起自由電荷の走行性（移動度）を大きくすると共に電荷の寿命を延ばすことができる。

【0134】同一微結晶粒内にp/i、n/i等の半導体接合を形成することによって、界面近傍の欠陥準位を極端に減少させることが出来る。その結果、光起電力素子の開放電圧（V_{oc}）、短絡電流（J_{sc}）、形状因子（FF）が低下することを防止することが出来る。また光起電力素子のシリーズ抵抗が増加しシャント抵抗が低下したりすることを防止することが出来る。その結果、光起電力素子の光電変換効率を向上させることができる。

【0135】また微結晶粒内に半導体接合が形成されているために半導体素子の耐熱性が向上する。

【0136】さらに、微結晶粒内に半導体接合が形成されていることにより、大気や封止材に起因する特性の劣化を防止することができる。

【0137】また、微結晶粒内に半導体接合が形成されていることにより、従来の半導体接合を有する半導体素子よりも半導体接合の空乏層が広がる。その結果、従来の半導体接合よりも整流特性が向上し、且つ逆バイアスを印加した場合の暗電流も低くおさえられる。

【図面の簡単な説明】

【図1】本発明の半導体素子の一例である光起電力素子の層構成の一例を示す模式的な断面図

【図2】本発明の半導体素子の一例である光起電力素子を作成するための堆積膜形成装置の一例を示す模式図

【図3】反射増加層のほぼ直上から微結晶半導体層が成長している例を示す模式的な概略断面図

【図4】反射増加層上にアモルファス層が堆積し、その上に微結晶半導体層が成長している例を示す模式的な概

略断面図

【図5】反射増加層上に微結晶半導体層が堆積し、その上にさらに微結晶半導体層が成長している例を示す模式的な概略断面図

【図6】従来の半導体素子の微結晶半導体層と本発明の半導体素子の微結晶半導体層との差異を示す模式的な部分断面図

【符号の説明】

- 101 グリッド（集電電極）
- 102 透明電極
- 103 p型又はn型半導体層
- 104 i型半導体層
- 105 n型又はp型半導体層
- 106 p型又はn型半導体層
- 107 i型半導体層
- 108 n型又はp型半導体層
- 109 反射増加層
- 110 反射層
- 111 基板
- 112 ボトム光起電力素子
- 113 トップ光起電力素子
- 201 ロードチャンバー
- 202 微結晶シリコンi型半導体層堆積用チャンバー
- 203 シリコン堆積用RFチャンバー
- 204 微結晶シリコンゲルマニウムi型半導体層堆積用チャンバー
- 205 アンロードチャンバー
- 206、207、208、209 ゲートバルブ
- 210、219 プラズマCVD室
- 211、218 ヒーター
- 212 n型半導体層堆積用ヒーター
- 213 i型半導体層堆積用ヒーター
- 214 p型半導体層堆積用ヒーター
- 215 n型半導体層堆積用堆積室
- 216 i型半導体層堆積用堆積室

217 p型半導体層堆積用堆積室

220 レール

221 基板ホルダー

222 レーザ照射用窓

301、401、501 反射増加層

302、402、502 微結晶半導体層のうちの第2の電気特性の層の部分

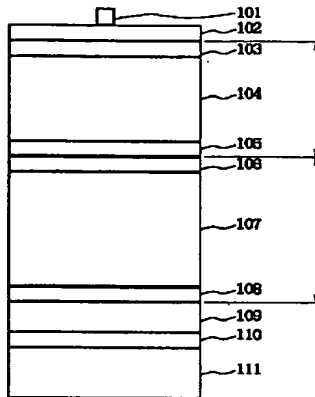
303、403、503 電気特性が変化する境界を示す直線

305、405、505 微結晶半導体層のうちの第1の電気特性の層の部分

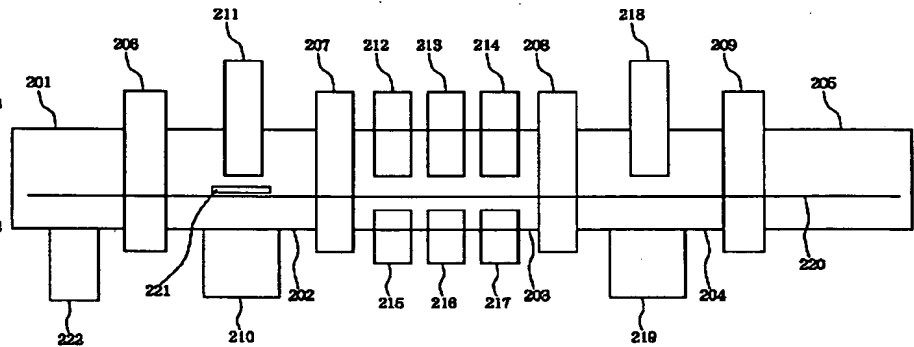
404 アモルファス半導体層

504 微結晶半導体層

【図1】

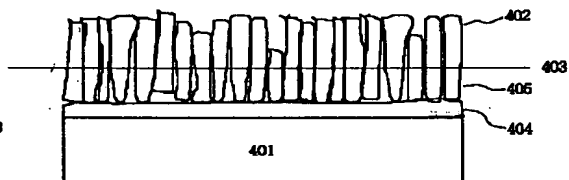
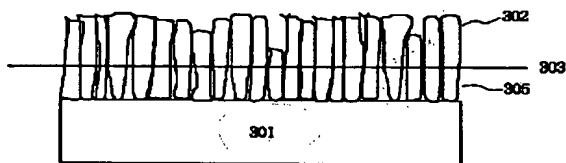


【図2】



【図4】

【図3】



【図6】

【図5】

